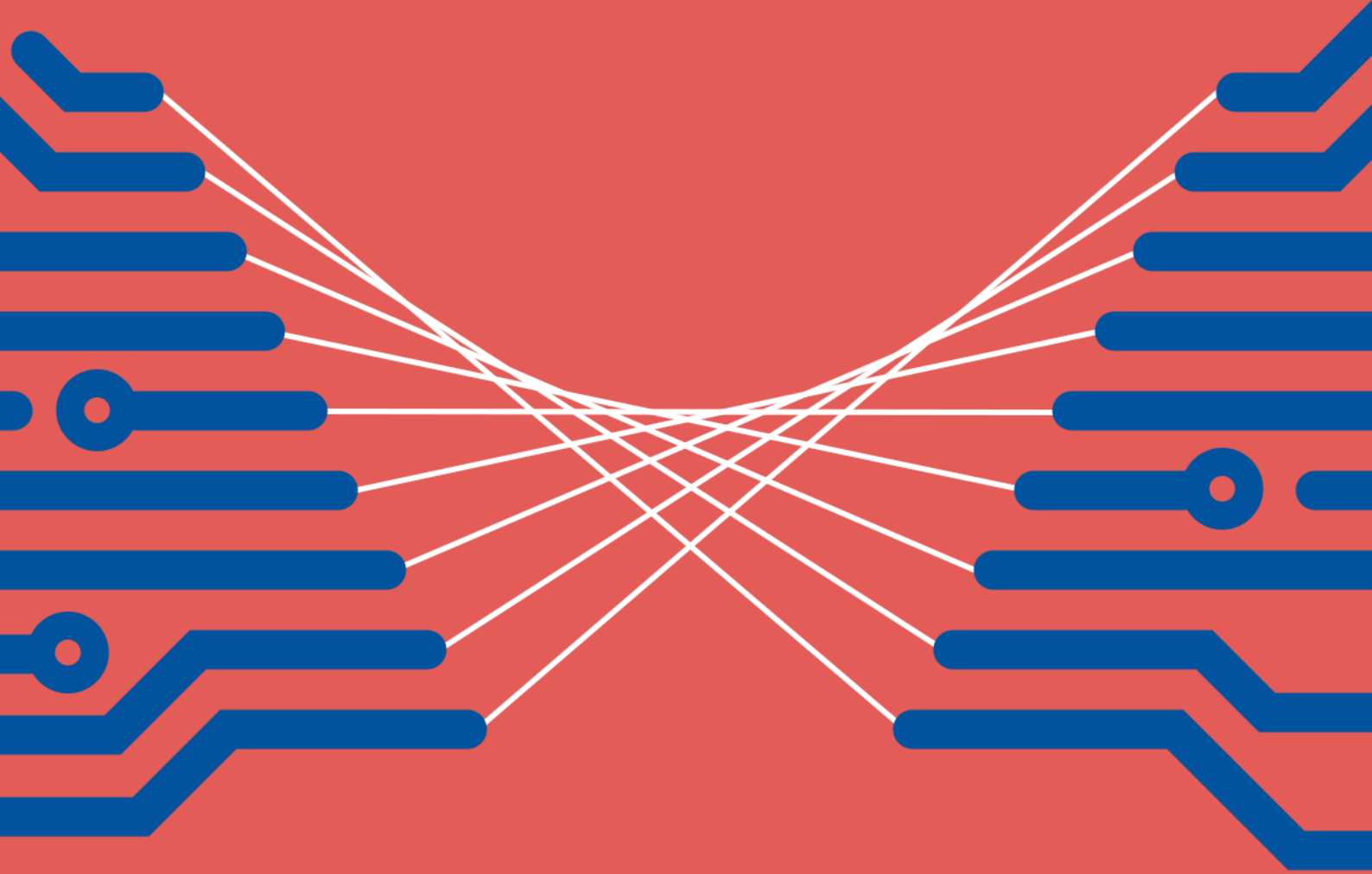


Altium[®]

ピン、パート、差動ペアスワップによる配線の簡素化

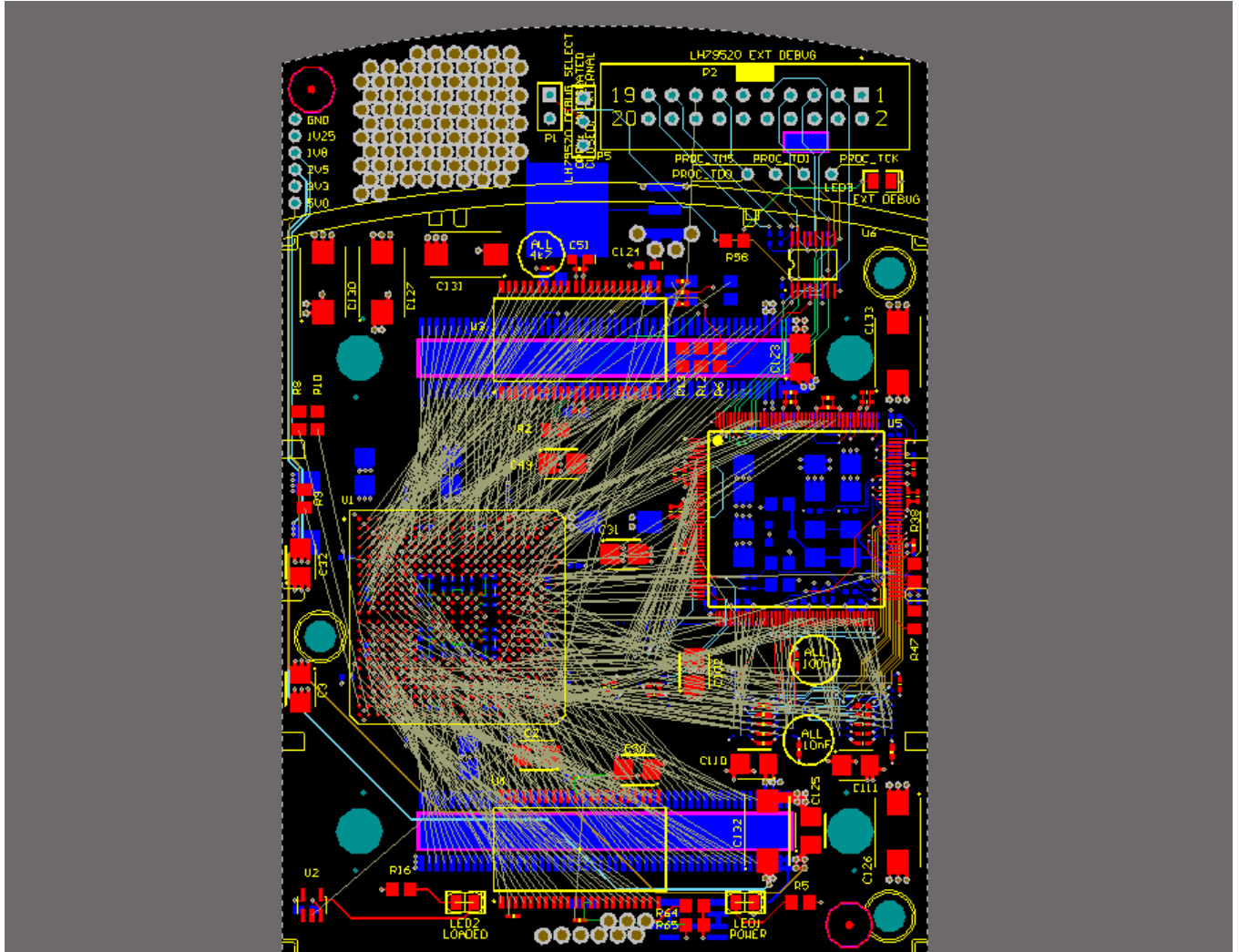


John Magyar

Sr. Applications Engineer

ピン、パート、差動ペアスワップによる配線の簡素化

PCBデザインで部品を配置するとき、その配置のためにコネクションが互いに交差することは珍しくありません。コネクションの多少の交差は、他のレイヤーへのビアや、少し長い配線を使用して対処できますが、次の図に示すような多くの交差がある場合、配線は非常に難しく、時間を要するものとなります。



多くのコネクションの交差があるPCB

多くの交差を含む、より複雑な配線の場合、PCB設計者は一般にデバイスピンやサブパートをスワップして、コネクションの交差数を減らします。ピンやパートスワップによりPCBでの交差は解消できますが、このような変更は回路図に反映させる必要があります。このホワイトペーパーでは、ピン、サブパート、差動ペアスワップによりコネクションの交差を減らして最適の配線を実現しながら、回路図とPCB間のデザインの同期を維持する方法について説明します。

はじめに

コンポーネントの最適な配置により、コネクションラインの交差を最小化するには、多くの作業が必要です。しかし、交差を完全に避けることは不可能です。多くのコネクションの交差が存在すると、PCBの配線は非常に難しくなり、完了には多大な時間を要します。PCB設計者は、電気的に可能ならば、ネット割り当てをデバイスの特定のピンから、別の使用可能なデバイスのピンにスワップすることが一般的です。同様に、共通パッケージ内のサブパートをスワップして、コネクションの交差を減らすこともできます。

ピンスワップは、2つの異なるピンのネットが、デザインの電気的な機能に悪影響を及ぼさないでスワップできます。基本的な例は、抵抗の2つのピンです。抵抗のピンには固有の極性が存在しないため、交差を解消するためにピンを自由にスワップでき、機能は変化しません。

ピン、パート、差動ペアスワップによる配線の簡素化

別の実践的な例はピン数の多いコネクタで、各ピンに信号割り当ての厳格な要件が存在しない場合です。コネクタの多くのピンを柔軟にスワップできるため、いくつかのコネクションの交差を解消できる可能性があります。最もピンスワップの対象となるコンポーネントタイプはFPGAデバイスでしょう。これらのデバイスにはユーザー定義可能なI/Oピンがあり、該当する電圧バンク内で、必要に応じてピンを自由に再割り当てできます。

サブパートのスワップでは、共通のパッケージ内に存在する類似パートがスワップされます。例えば、LM6154 QuadオペアンプICは単一のパッケージ内に、4つの独立した、同一のオペアンプが含まれています。このため、オペアンプC（ピン8、9、10）をオペアンプA（ピン2、3、1）とスワップし、同じ機能を維持したままコネクションラインの交差を解消できます。サブパートのスワップは「ゲートスワップ」と呼ばれることがあります。これは、SN74S02N Quad NORゲートパッケージ内の4つの独立したゲートを自由にスワップできることを示しています。

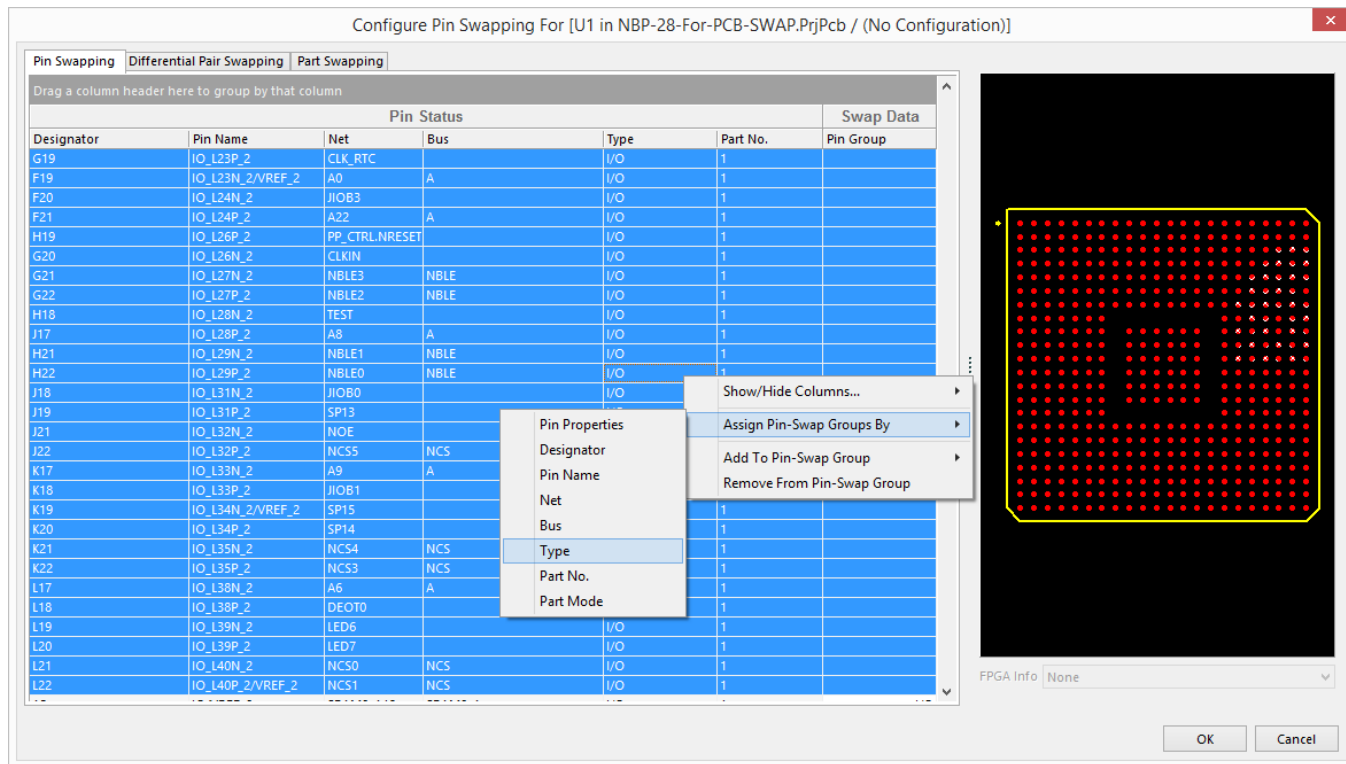
デバイスのピンとサブパートのスワップは、コネクションの交差の総数を減らすため、非常に役立ちます。デバイスのピンまたはサブパートのスワップを正しく行うには、どのピンをスワップするか事前に定義する必要があります。さらに、PCBデザイン内でピンまたはパートスワップを行った後、その変更を反映するよう回路図を更新し、PCBレイアウトと回路図との同期を維持する必要があります。これらの同期を怠ると、致命的なエラーを引き起こす恐れがあります。

ピンとパートスワップ

ピンまたはパートスワップは、3つの一般的な手順で行われます。スワップデータの構成、ピンまたはパートスワップの実行、最後にスワップ内容で回路図を更新して同期する手順です。

スワップグループの構成

スワップグループは、自由にスワップできるピンを定義します。スワップグループ内の任意のピンは、同じグループ内の他の任意のピンとスワップできます。スワップグループの定義は、通常は1回限りの作業で、シンボルライブラリレベル、回路図レベル、またはPCBドキュメント内で実行できます。スワップグループは、[Configure Pin Swapping] パネルを使用して、設計プロセスのどの時点でも、任意のコンポーネントについて定義できます。差動ペアおよびサブパートのスワップグループも、同様に定義できます。この図は、スワップグループを簡単に定義できることを示すスクリーンショットです。



バンク番号に従うFPGAのI/Oピンのグループ定義

ピン、パート、差動ペアスワップによる配線の簡素化

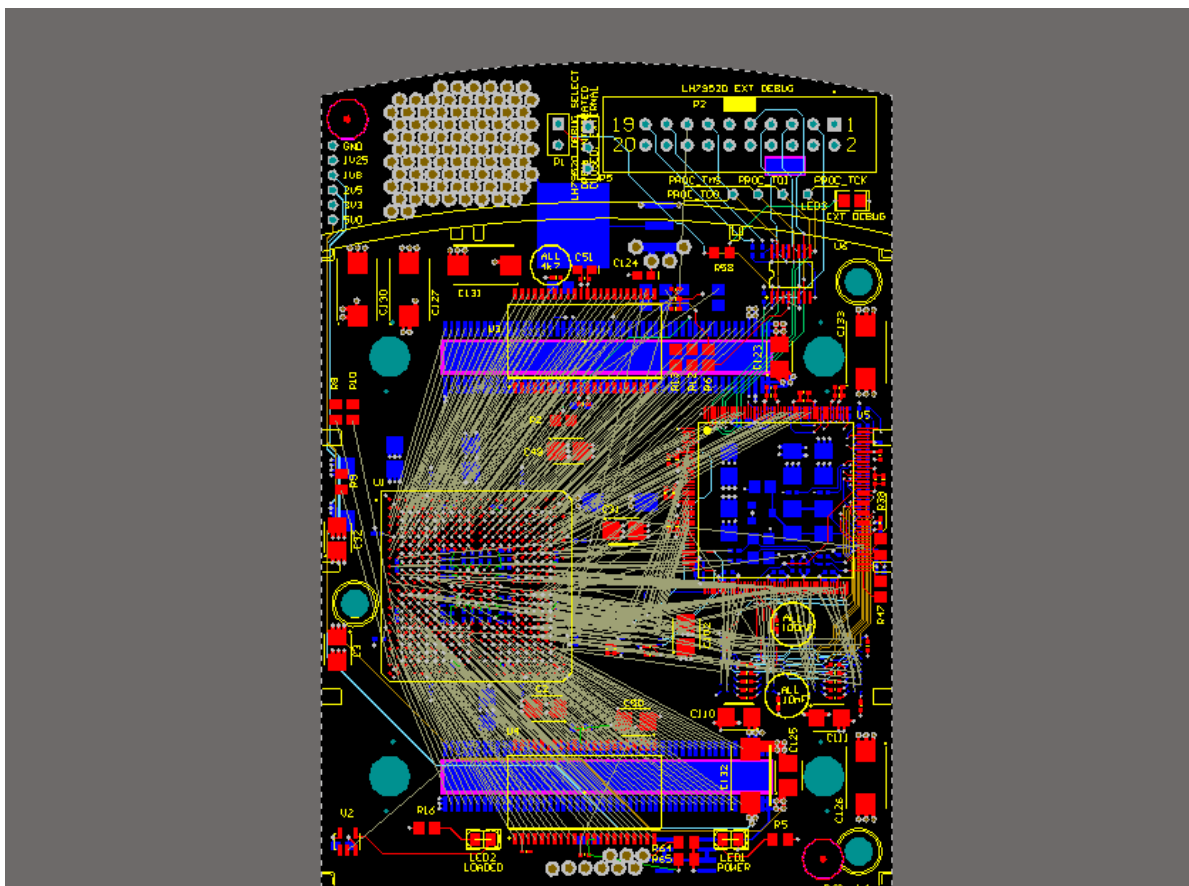
ピンまたはパートスワップの実行

スワップグループが定義されたら、PCBドキュメント内からインタラクティブにピンスワップ、差動ペアスワップ、またはサブパートスワップを実行できます。インタラクティブなスワップ機能は、実行したインタラクティブなピンスワップの選択に従い、[Tools] > [Pin/Part Swapping] を使用して起動します。自動ピンスワップモードもあり、レイアウト内に含まれている全ての接続の交差を分析し、交差の数ができるだけ少なくなるように、複数のピンを自動的にスワップしてくれます。

スワップの更新による回路図の同期

ピンスワップの極めて重要な側面は、PCBレイアウトに加えられたピンスワップの変更に応じて回路図を更新し、プロジェクトの同期を維持することです。Altium® DesignerでPCBから回路図への更新を行うだけで、この操作を行えます。留意すべきベストプラクティスは、スワップグループと関連付け可能な全てのネットについて、回路図内のネットラベルによる接続を使用することです。このプラクティスにより、回路図に加えられる変更はネットラベル代替のみであることが保証されます。これを行わないと、ネットラベルが利用できない場合は、ピンスワップを行うために回路図のシンボルピンの代替が必要となります。回路図ピンの代替は許容されますが、デフォルトで無効になっています。この結果として生成されるシンボルは、ライブラリ内の元のシンボルとは異なったものになるため、この方法は非推奨です。ネットラベルによる接続は、ピンスワップを対応するための最も実践的な方法です。

スワップを行った後で、接続を再度レビューし、どれだけの改善が行われたのかを確認します。ここで説明した方法の使用により、最初の図に示した基板は次のように変化します。交差の数が大幅に減少していることが分かります。



FPGAに対してピンスワップを実行した状態（前の図と比較してください）

まとめ

PCB内での接続の交差により、配線作業が複雑化し、レイヤーの配線に余分な時間が必要になることがあります。プロジェクトやシンボルライブラリ内で、どのピンまたはサブパートをスワップできるか宣言すると、交差を解消できる可能性が増します。インタラクティブ、または自動スワップ機能を使用すると、接続の交差の数を大幅に減らすことができます。