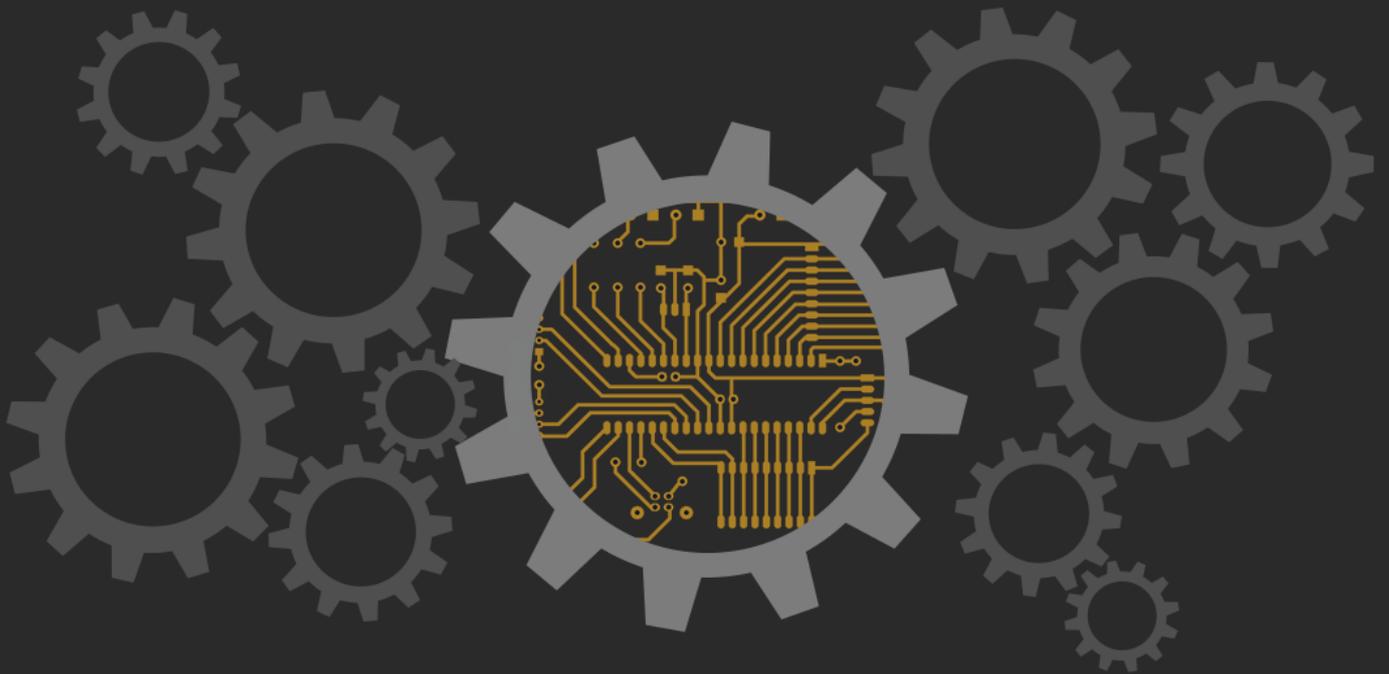


Altium[®]

PCB設計に影響を及ぼす DFMの課題トップ10



Carsten Kindler

Field Application Engineer

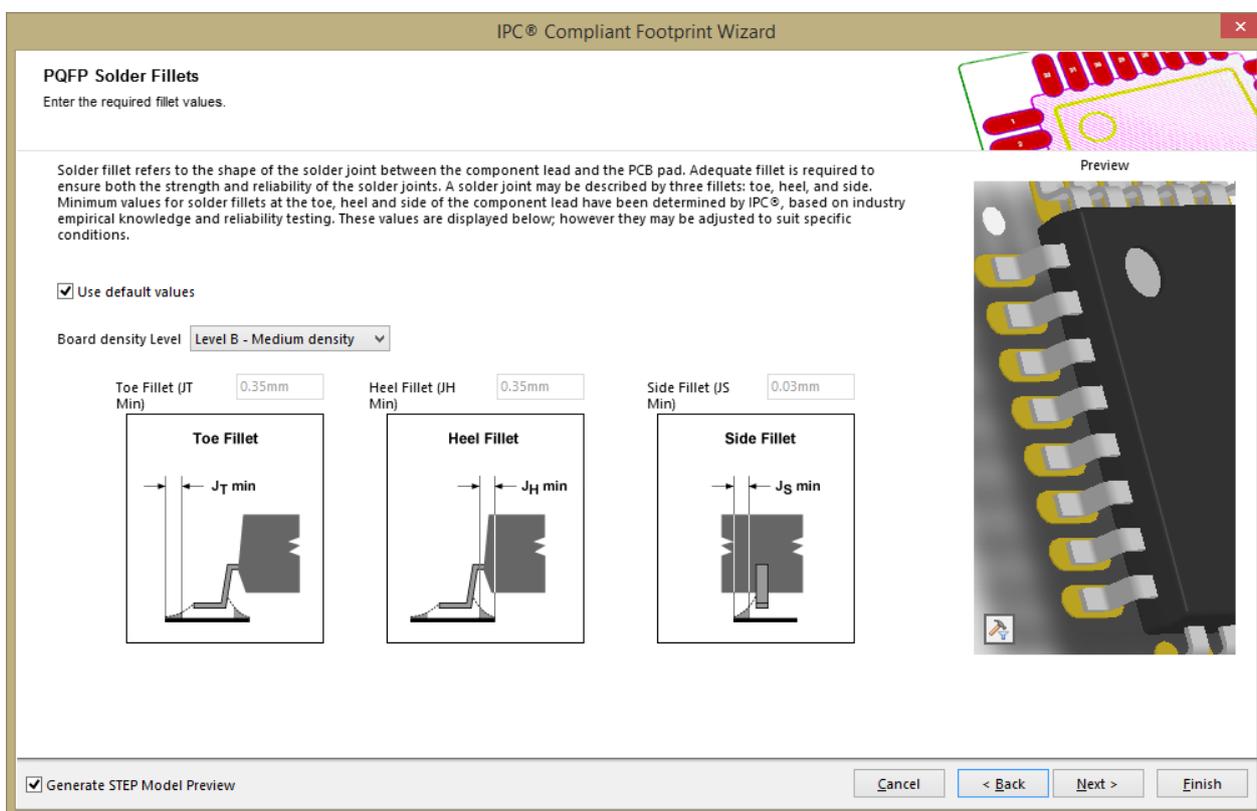
PCB設計に影響を及ぼすDFMの課題トップ10

はじめに

PCBの設計者は、さまざまな要件を満たしながら期待に応えなければなりません。検討の対象となる領域は、電気、機能、機械に及びます。また、最高品質のPCBをできるだけ低コストで期日までに完成させる必要があります。こうした要件への対応にあたっては、DFM（製造を考慮した設計）も考慮に入れる必要があります。DFMはPCBの設計プロセスの重要な要素であり、適切に対応されていない場合は高い頻度で問題が発生します。PCB設計で遭遇し得るDFMの課題トップ10と、それらに対処するための代替案を見ていきましょう。

1. IPCベースのフットプリントの配置

PCBのコンポーネント向けの導体パッドは、確実に半田付けできるかどうかについて判断するための重要な要素です。IPCフットプリントの設計では、PCBのコンポーネントを後の製造の工程で誤りなく半田付けすることができます。

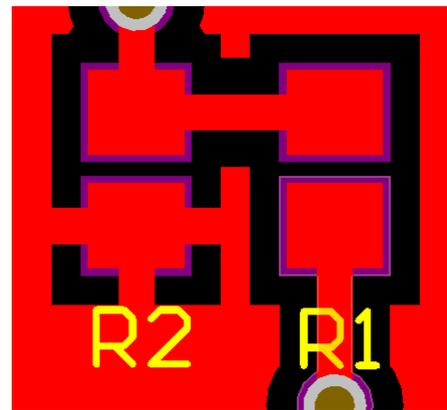
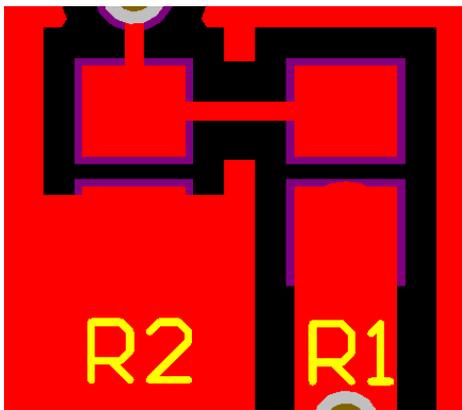
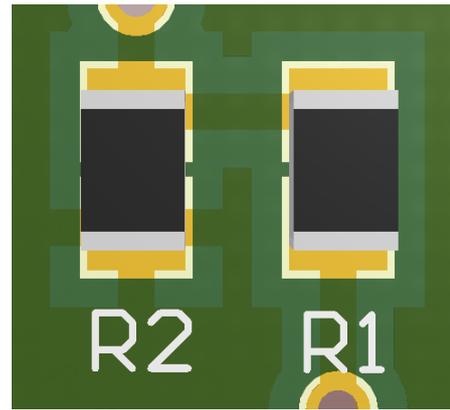
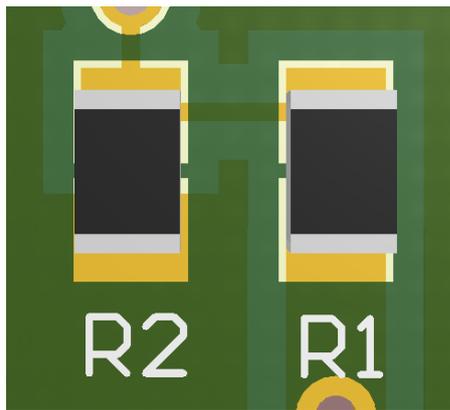


IPCフットプリント ウィザードでの詳細なカスタマイズ

2. コンポーネントパッドの均一な接続

0402、0201、またはそれ以下のサイズのSMDコンポーネントについては、パッドの接続を均一にすることが重要です。これによって、ズームストレーニング（コンポーネントがリフロー中に基板から部分的に、または完全に外れてしまうこと）を回避できます。また、確実な半田付けを行うには、BGAパッドとも均一な接続を維持することが重要です。これを保証するためのテストは複雑で高額になり、多くの場合にX線の使用が伴います。

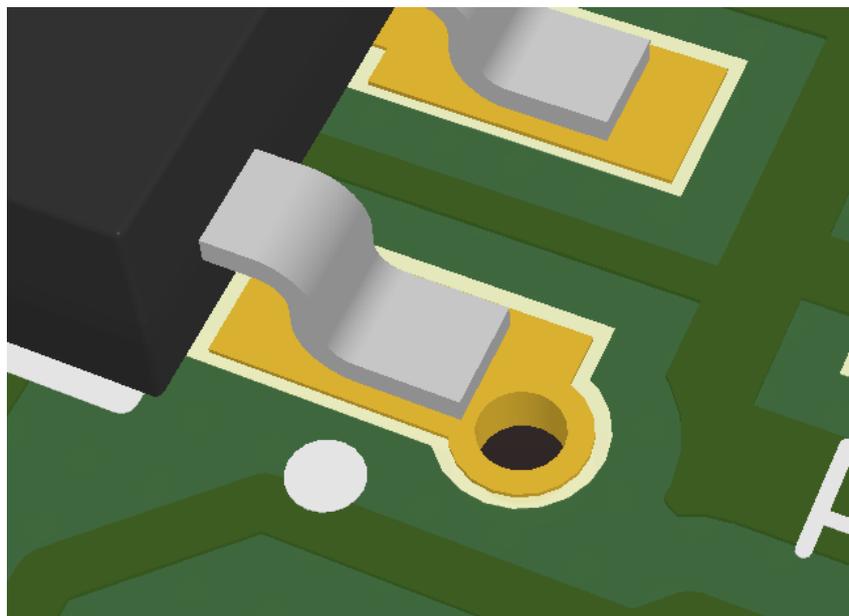
PCB設計に影響を及ぼすDFMの課題トップ10



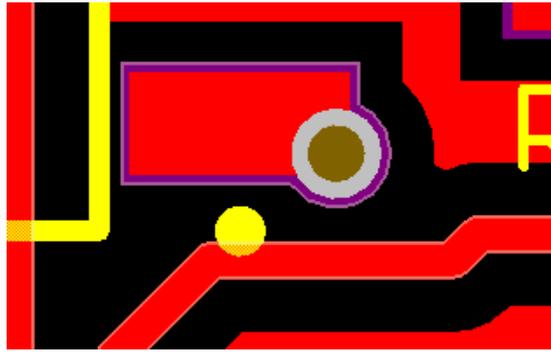
SMDコンポーネントのパッドはデバイスに均一に接続し、半田付けでのツームストーンングを防止する

3. SMDパッドのビア

「パッド内のビアは是が非でも避けるべし」というPCB設計に関するちょっとした常識があります。ビアホールがあるために半田継手が弱くなってしまい、最終的に電気回路が損傷される可能性があるからです。実際にはパッドにビアが配置されることもありますが、これは熱管理などの問題の解決に特に役立ちます。



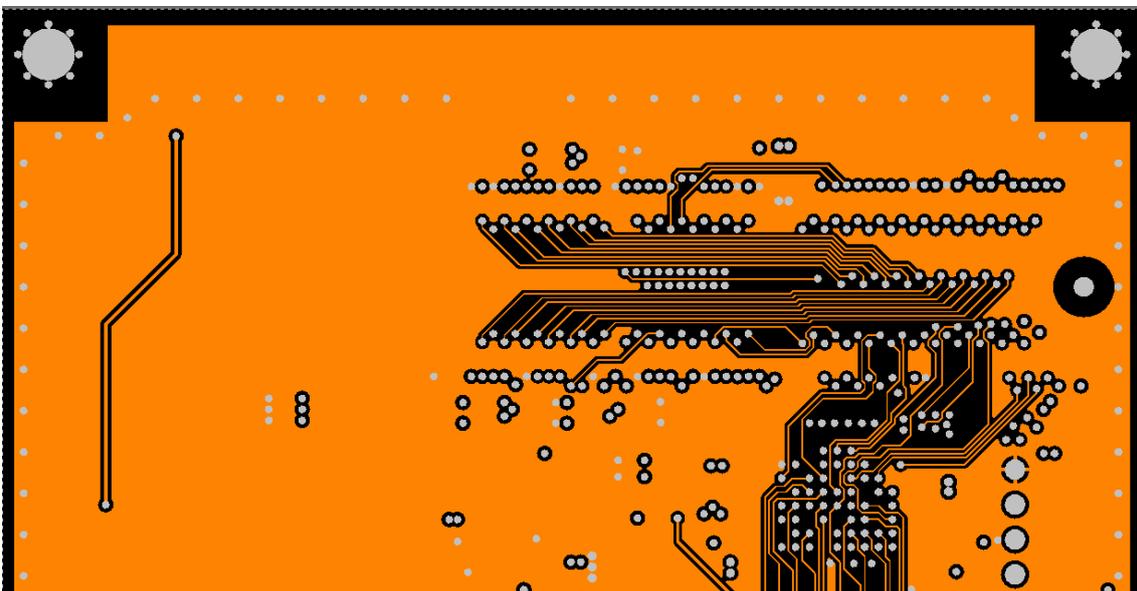
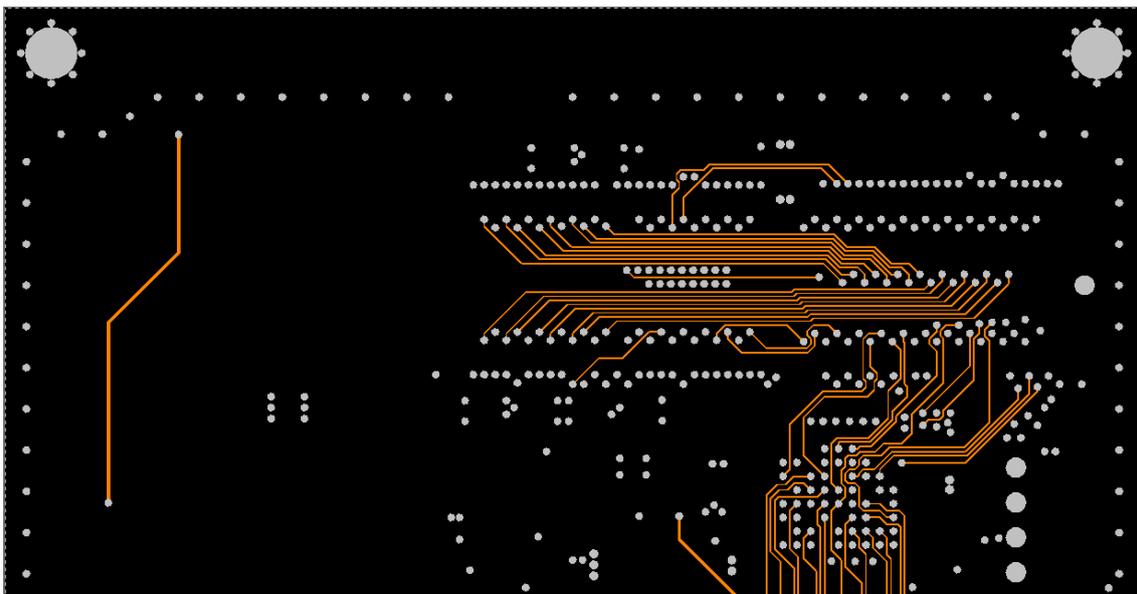
PCB設計に影響を及ぼすDFMの課題トップ10



パッドではビアを使用しない: ビアとパッドは切り離すこと

4. 銅箔層での均一な銅箔の配分

個々の基板層での銅箔の画像の作成は、数多くの要因に依存します。銅箔が1つの領域から除外されると、たった1つのトラックでも維持するのが困難になる場合があります。そのため、銅箔の配分はできるだけ均一にすることをおすすめします。

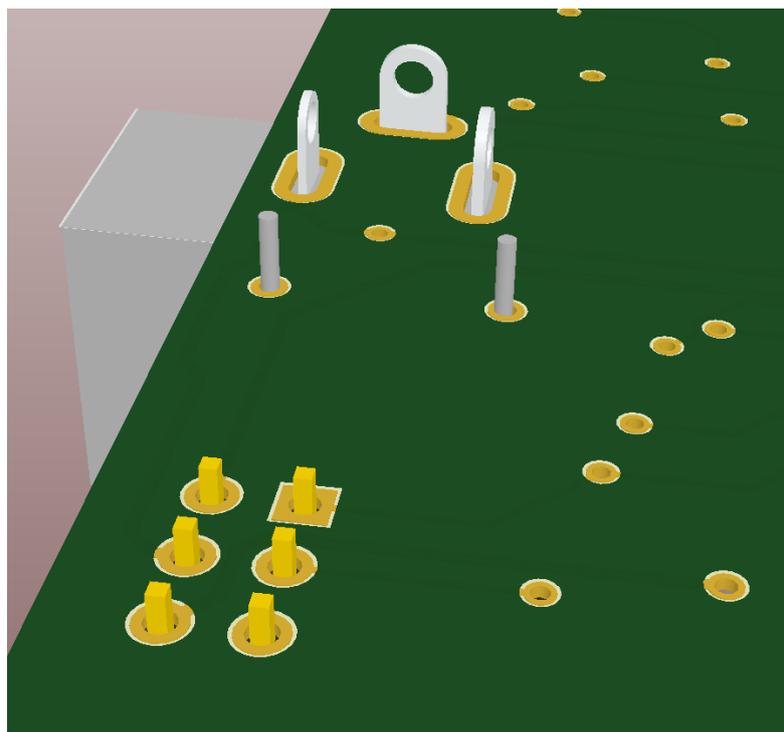
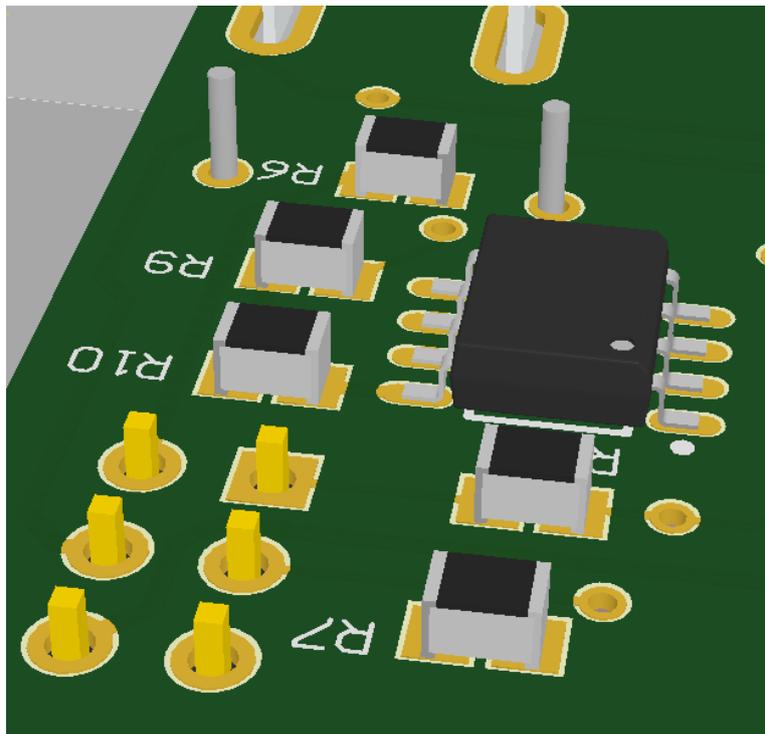


均一な銅箔の配分（最下層）によって、確かなPCBの作成が可能に

PCB設計に影響を及ぼすDFMの課題トップ10

5. コンポーネントの選択と配置

大勢の設計者は、スルーホール技術（THT）を使ったコンポーネントをできるだけ避けており、多くの場合に基板の片側のみで使用されます。とはいえ、THTを避けられない場合もあります。この場合は、最上層のTHTコンポーネントと最下層のSMDコンポーネントの組み合わせによって、通常はすべてのコンポーネントをできるだけ近くに配置できます。ただし、この状況では片面のフロー半田付けを使用できなくなることがあり、この場合は局所半田付けなどのより高額な方法を使用する必要があります。

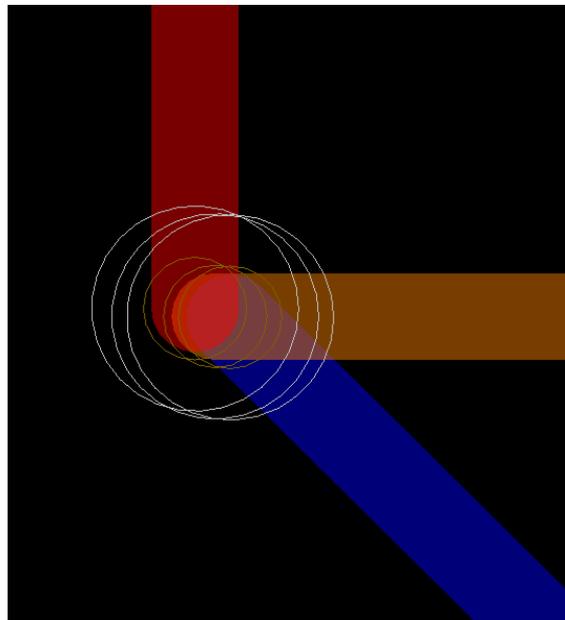


スルーホール コンポーネントは片面だけに使用し、もう片面にはSMDを配置する

PCB設計に影響を及ぼすDFMの課題トップ10

6. レイヤーまたはビアのオフセット

PCBの出力データの作成は、製造チェーンでの許容差のない最後のプロセスになります。PCBの製造では、銅箔層の画像やビアの穴開けに影響を及ぼす許容差があります。PCBの製造業者は、個々に並べられたPCBでなく、3〜4つごとにまとめられたPCBの穴開けが可能になります。



レイヤーとビアのオフセットは、グループ化したPCBでいっせいに穴開けをするために重要

3〜4つのPCBをまとめた穴開けで、レイヤーとビアの視覚的なオフセットが想定される場合は、最小のアニュラリングやティアドロップが製造歩留まりの増加に役立つ重要な手段と考えられます。これは製造の全体的なコストの低減にも役立ちます。

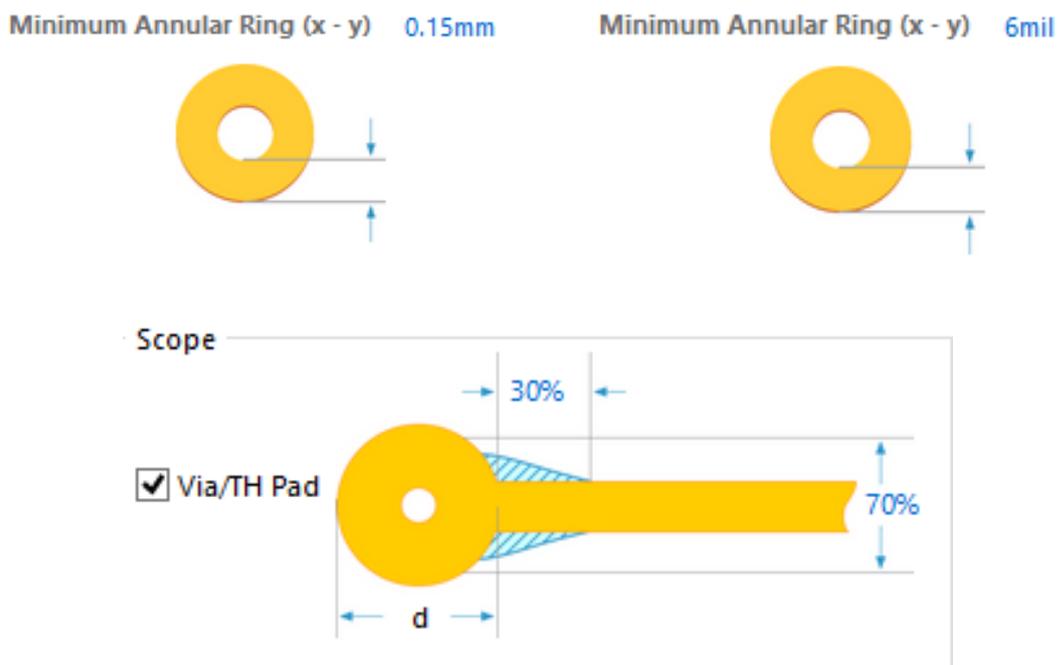
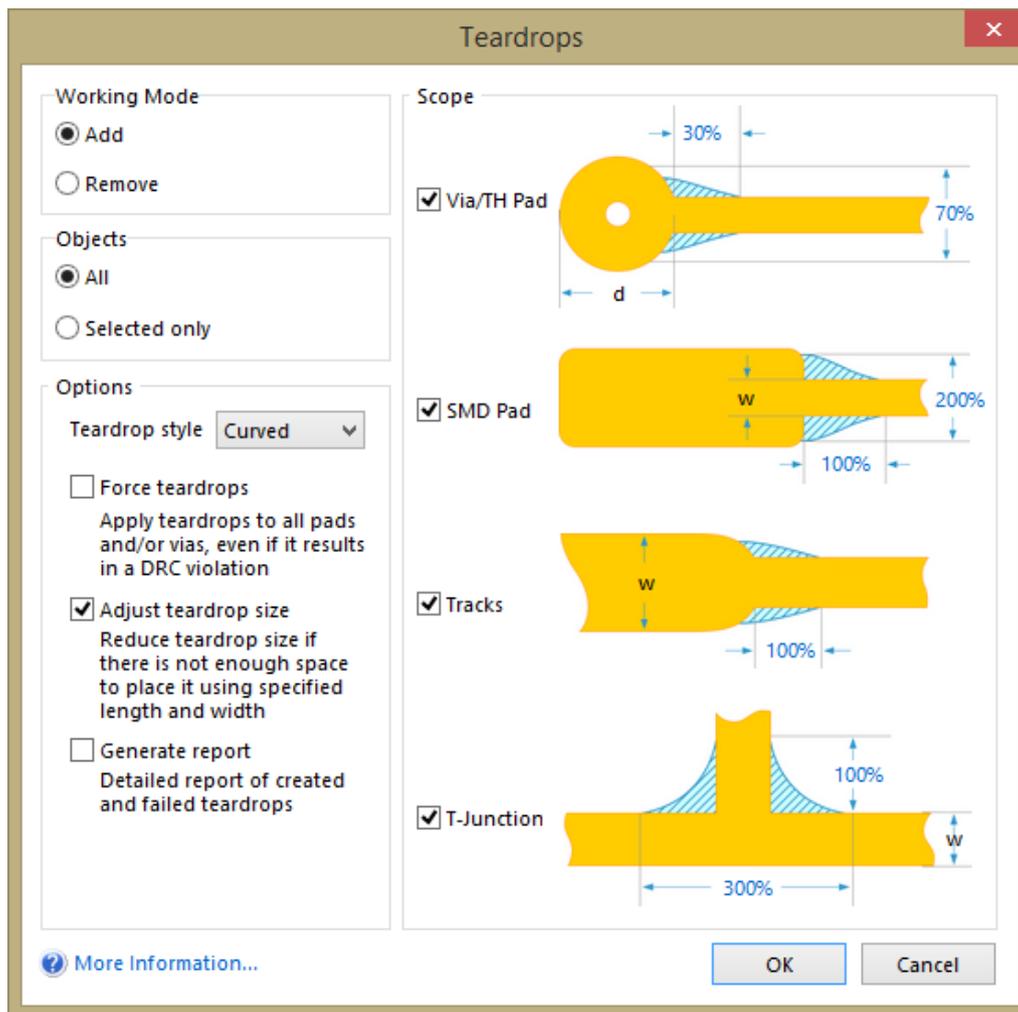


図5 - 階層の詳細

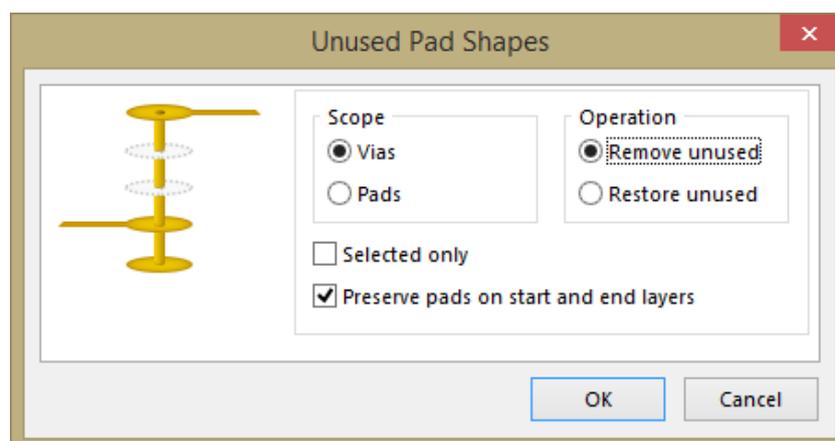
PCB設計に影響を及ぼすDFMの課題トップ10



少なくとも最小限のアヌラリングとティアドロップを使用することで、製造の歩留まりを最大化できる

7. 未接続のビアパッド

未接続の使用されていない内層のビアパッドやTHTコンポーネントのパッドが除外されていると、PCB製造業者は穴開け工具の寿命を延長させることができます。しかし、PCB設計者はこれを嫌います。電気的な観点から見ると最終製品に影響を与えないかもしれませんが、パッドを削除することで物理的な骨組みが弱くなる場合があるからです。パッドを削除したくない場合は、その旨を設計の仕様に書き留めておくことをおすすめします。



未使用のパッドに関する情報を記録しておくことで、製造業者による製造中の当て推量を除外できる

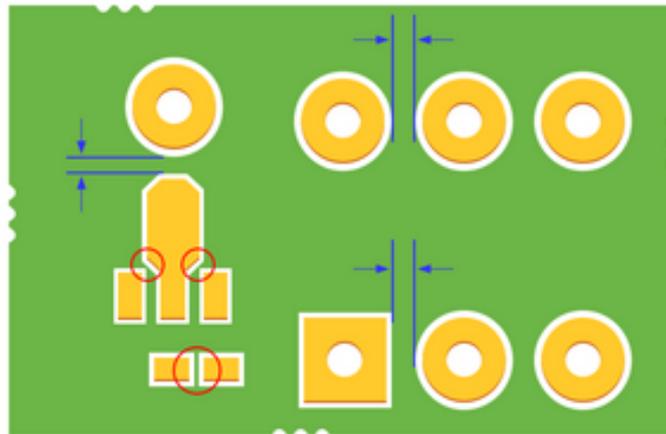
PCB設計に影響を及ぼすDFMの課題トップ10

8. ソルダーマスク

多くのPCB設計者は、パッドの周囲におよそ50 μ m、隣のトレースまでの距離に最低50 μ mという実用的な値を使用します。ただし、2つのパッド間にソルダーマスクブリッジを含める場合は、最低幅を75 μ mにすべきでしょう。これらの要素は、ライブラリでのコンポーネントの作成時やPCBでのコンポーネントの配置時に考慮に入れる必要があります。距離が短すぎると、パッド間をマスクで適切に埋めることができなくなります。

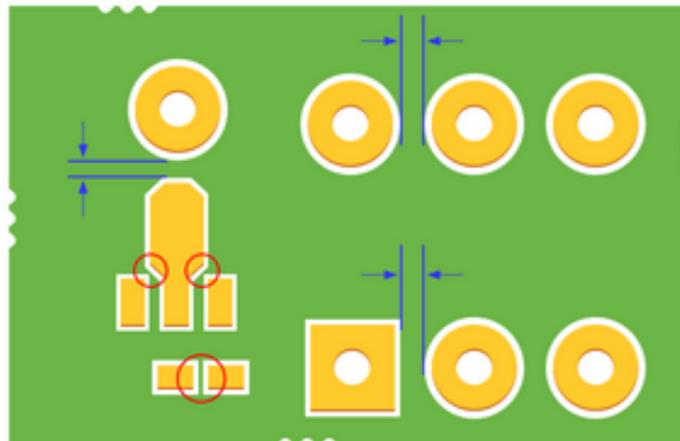
Constraints

Minimum Solder Mask Sliver 0.075mm



Constraints

Minimum Solder Mask Sliver 3mil

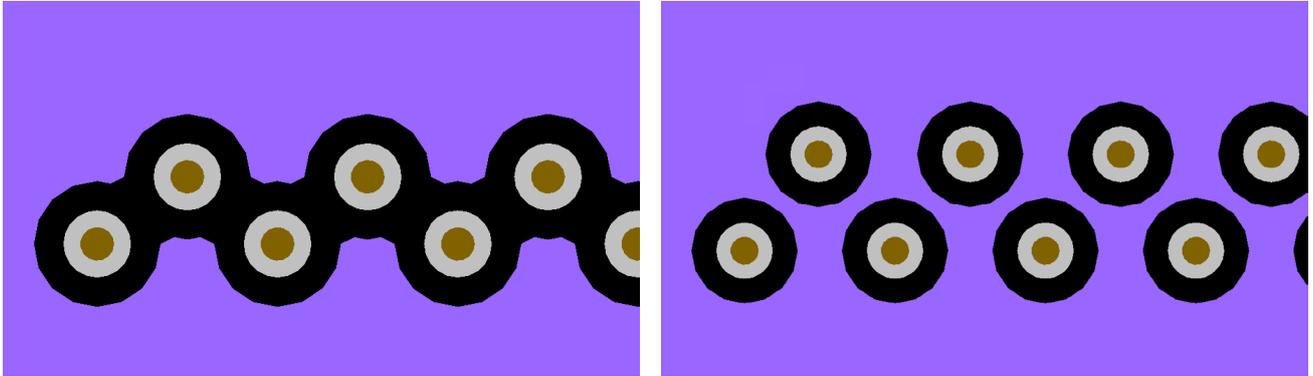


マスクで完全に覆える余裕を持たせるために、パッド間の最小間隔は75 μ m (3mil) にする

PCB設計に影響を及ぼすDFMの課題トップ10

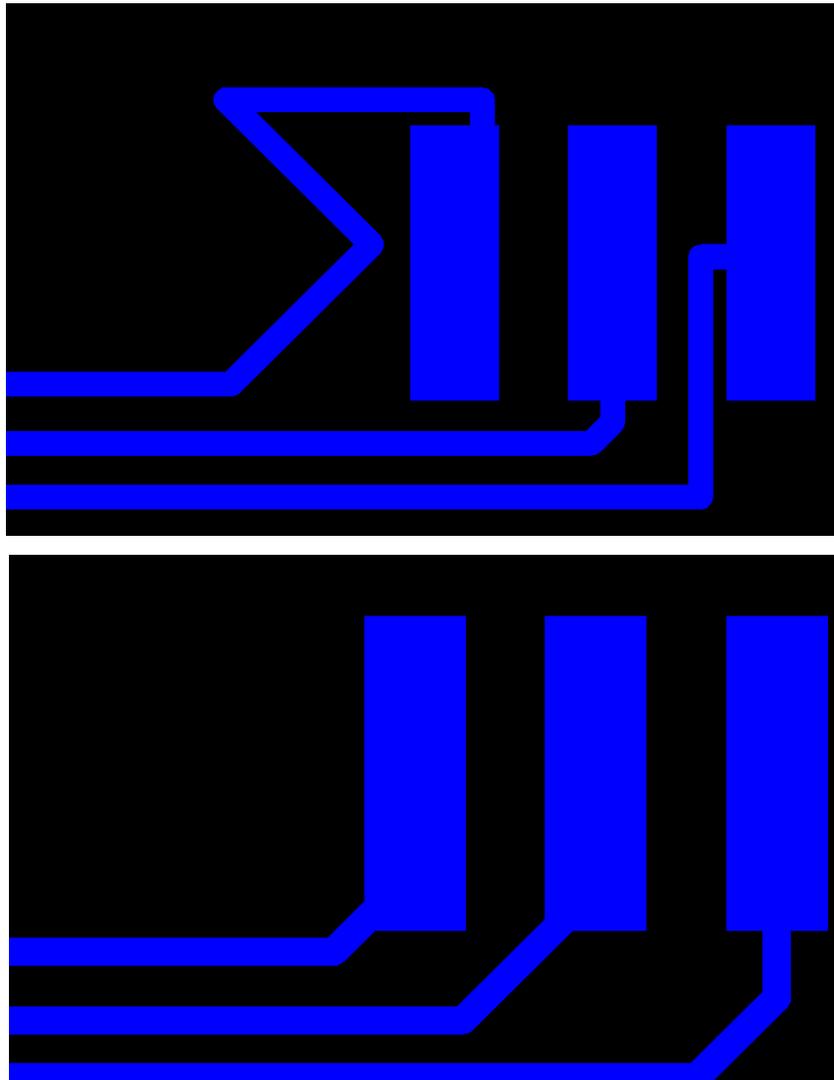
9. 出カデータを作成する前のプレーンの設計とレイヤーの削除

ビアを配置したことで、特定の領域を削除する必要があることがあります。これを避けるには、下記のようにビアの配置を少し変更します。



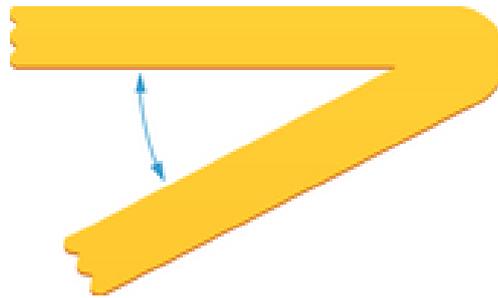
銅箔を削除しない場合は、ビア同士を十分に近づけて配置する

なお、鋭角のトレースがPCBの製造で問題になることもあります。設計の最後には、できる限りこれを排除するべきでしょう。



PCB設計に影響を及ぼすDFMの課題トップ10

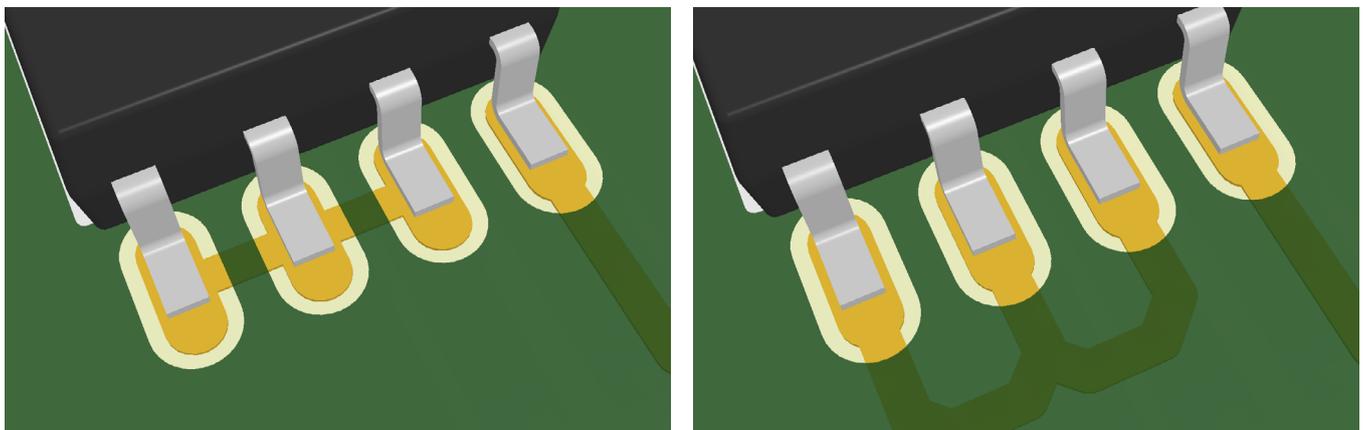
Minimum Angle 90.000
Check Tracks Only



銅箔を削除しない場合は、ビア同士を十分に近づけて配置する

10. SMDの直接接続

SMDのコンポーネント内、またはSMDのコンポーネントの下での2つのSMDパッドの直接接続は、その時点では電気的なショートカットとして許容できるものの、後のテストで問題が発生する可能性があります。たとえば、AOI（自動光学検査）ではカメラでショートを検出できない場合があります。これは、接続部をSMDパッドに半田付けすることで、視覚的な検査が妨げられるからです。この問題は設計をわずかに変更すれば解消できるうえ、関係者全員の作業も容易になります。



SMDパッドを外部に接続してAOIをスムーズに：検査を困難にするパッド（左）やSMDの下（図に含まれない）での接続

まとめ

現在の電子機器の設計は簡単ではなく、プロセス全体で電気、機械、機能の側面について検討する必要があります。また、基板を最初からうまく製造するためには、DFM（製造性を考慮した設計）に関する課題についても考慮しなければなりません。本書で概説されている10個のガイドラインに従えば、正しいコンポーネントの配置、レイヤースタックアップ、ソルダーマスクの制約など、製造業者のガイドラインに一致する要件を適切に定義できます。

PCBの製造を最初から成功させるためのDFMに関する成功事例については、電子書籍「Design for Manufacturing」をダウンロードしてご確認ください。