

Altium[®]

Restez sur la bonne voie
grâce à la détection des erreurs



ERROR



Abe Kealaiki

Applications Engineer

RESTEZ SUR LA BONNE VOIE GRÂCE À LA DÉTECTION DES ERREURS

La conception de circuits imprimés gagne sans cesse en complexité et répond aujourd'hui à un nombre encore jamais atteint de règles en matière d'exigences et de configurations électriques. L'éditeur de circuits imprimés d'Altium Designer® vous propose de multiples façons de vérifier que ces exigences sont respectées. Toutefois, si vous vous écartez d'une manière ou d'une autre de ces règles, une erreur risque malgré tout de survenir. Ce document présente plusieurs outils essentiels qui vous aideront à détecter les violations en temps réel et à identifier où elles se produisent.

RÈGLES DE CONCEPTION

Les règles de conception constituent un ensemble d'instructions que l'éditeur de circuits imprimés doit suivre, chaque règle représentant une exigence liée à votre conception. La plupart de ces règles (p. ex., les contraintes d'espacement et de largeur) peuvent être contrôlées en temps réel grâce à la vérification des règles de conception en ligne (DRC). Certaines règles sont ainsi vérifiées en parallèle de l'utilisation d'autres fonctionnalités du logiciel, comme les règles relatives au routage, qui sont contrôlées lorsque la fonction de routage automatique est utilisée pour router une conception, ou encore les règles liées à l'intégrité du signal, sur lesquelles s'appuie l'outil d'analyse de l'intégrité du signal.

VÉRIFICATION DES RÈGLES DE CONCEPTION EN LIGNE (DRC)

La vérification des règles de conception (DRC) est une puissante fonctionnalité automatique qui contrôle l'intégrité logique comme physique de votre conception en s'appuyant sur les règles de conception configurées. Altium Designer va encore plus loin en vous offrant une vérification en ligne de ces règles : contrôlez votre travail en temps réel, sans quitter l'environnement de conception.

Cette fonctionnalité vous permet ainsi de gagner plusieurs heures de travail et de consacrer moins de temps aux corrections. En effet, en l'absence d'une analyse en temps réel de votre conception, vous pourriez bien router les pistes des signaux rapides de 18 couches pour finalement vous rendre compte que l'épaisseur de piste des couches internes n'était pas correcte.

La vérification des règles de conception en ligne peut être activée et gérée à partir de vos préférences DXP en accédant à **DXP»Préférences»PCB Editor»General**. Vous pouvez également vous familiariser avec l'affichage des violations DRC et le gérer dans **DXP»Préférences» PCB Editor»DRC Violations Display**.

Les exemples par défaut, présentés à la figure 1, vous aideront à identifier rapidement la source de la violation affichée :

Certains exemples de violations graphiques incluent l'antenne de signal, le court-circuit, la définition de la zone, les paires de couches et les vias répondant aux règles de composants montés en surface (SMD) auxquels aucune valeur n'a été attribuée. Il s'agit de défauts de la configuration de conception, qui doivent être corrigés. La plupart de ces violations ont été activées dans Altium Designer, mais peuvent être gérées dans la partie de la conception relative aux règles de conception.

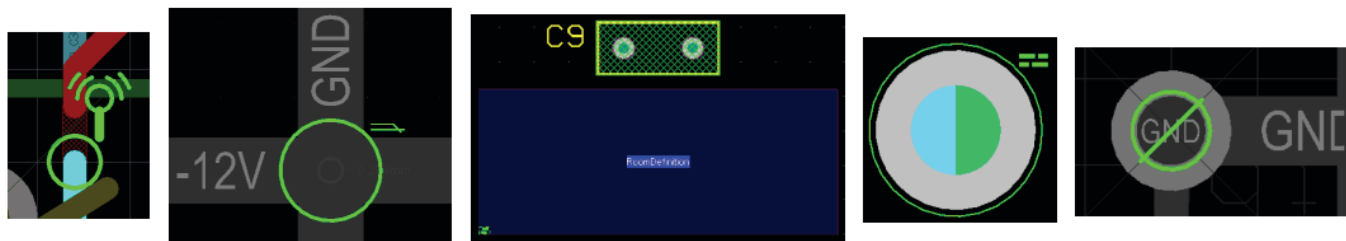


Figure 1 : des indications graphiques de violations s'affichent en cas de non-respect de contraintes sans valeur définie.

RESTEZ SUR LA BONNE VOIE GRÂCE À LA DÉTECTION DES ERREURS

La figure 2 présente un exemple de contrainte avec valeur définie qui n'a pas été respectée. Dans cette situation, il est utile de connaître la valeur qui n'est pas conforme afin d'identifier la règle qui a été enfreinte.

Si l'une de vos actions entraîne une violation lorsque la DRC en ligne est activée, des marqueurs d'erreur sont alors utilisés afin de mettre en évidence l'élément fautif. Un exemple de marqueur d'erreur est présenté à la figure 3. Cet affichage peut être géré dans **DXP»Preferences» PCB Editor» DRC Violations Display**.

MÉTHODES DE RÉOLUTION DES ERREURS

Il est possible que certaines erreurs ne soient toutefois pas visibles, comme décrit ci-dessus, ou encore que leur cause soit difficilement identifiable, même si les erreurs sont bien visibles. Si vous êtes confronté à une telle situation, les méthodes détaillées ci-dessous vous aideront à comprendre pourquoi Altium Designer signale une erreur.

DRC

La procédure standard de vérification de la conception consiste à activer la fonctionnalité DRC, à partir du menu **Tools»Design Rule Checking**, puis à cliquer sur **Run Design Rule Checking** (Lancer la vérification des règles de conception). Les résultats seront présentés dans le rapport DRC (figure 4).

Le rapport HTML est ainsi créé. Celui-ci est lié au circuit imprimé et contient des liens hypertexte qui vous mèneront directement à la violation en question. Les erreurs sont également rapportées dans le panneau Messages, qui s'ouvre automatiquement. À partir de ce panneau (figure 5), il vous suffit de double-cliquer sur une violation pour la retrouver sur le circuit imprimé et de zoomer afin d'examiner l'erreur plus en détail.

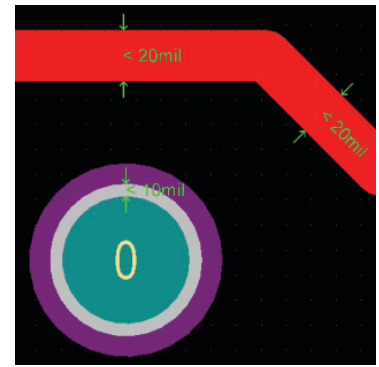


Figure 2 : comme vous pouvez le voir ci-dessus, la largeur attendue n'est pas conforme à la règle de conception et une violation est signalée. La largeur de piste et le masque de collage ne respectent pas la règle de largeur minimum.

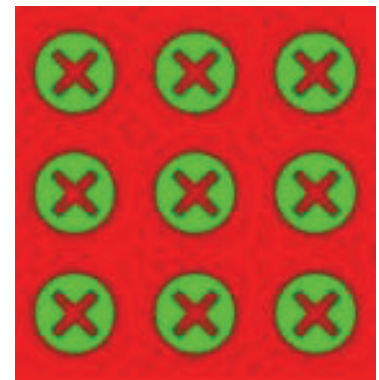


Figure 3

Warnings		Count
Total		0

Rule Violations		Count
Net Antennae (Tolerance=30mm) (All)		0
Silk to Silk (Clearance=0mm) (All)(All)		0
Silk To Solder Mask (Clearance=0.1mm) (IsPad)(All)		0
Minimum Solder Mask Sliver (Gap=0.1mm) (All)(All)		0
Hole To Hole Clearance (Gap=0.1mm) (All)(All)		0
Hole Size Constraint (Min=0,025mm) (Max=2,54mm) (All)		0
Height Constraint (Min=0mm) (Max=25,4mm) (Preferred=12,7mm) (All)		0
Component Clearance Constraint (Horizontal Gap = 0,2mm, Vertical Gap = 0,2mm) (All)(All)		0
Width Constraint (Min=0,1mm) (Max=0,5mm) (Preferred=0,1mm) (All)		0
Power Plane Connect Rule(Relief Connect) (Expansion=0,508mm) (Conductor Width=0,254mm) (Air Gap=0,254mm) (Entries=4) (All)		0
Clearance Constraint (Gap=0,1mm) (All)(All)		0
Un-Routed Net Constraint (All)		0

Figure 4 : rapport de vérification des règles de conception

RESTEZ SUR LA BONNE VOIE GRÂCE À LA DÉTECTION DES ERREURS

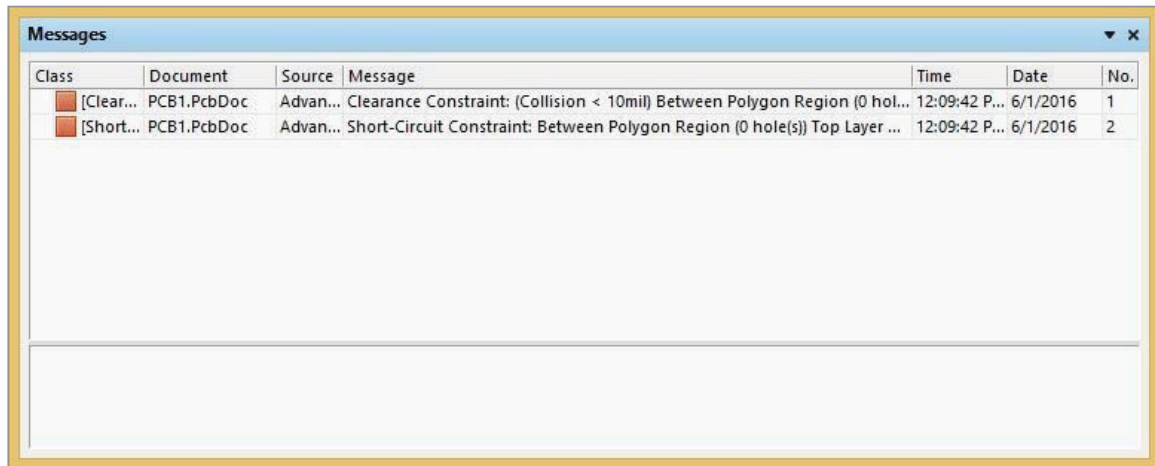


Figure 5 : panneau Messages

Affichage intégré

Activé par défaut, l'**affichage intégré** (Heads-Up Display, HUD), illustré à la figure 6, permet d'accéder aux détails d'une violation simplement en plaçant le curseur de la souris sur celle-ci. Cet affichage indique la règle non respectée, le ou les objets impliqués ainsi que la couche concernée.



Figure 6

Panneau Board Insight (Maj + V)

Une autre astuce consiste à appuyer simultanément sur les touches **Maj + V** tout en plaçant le curseur de la souris sur une violation. Vous accédez ainsi au panneau **Board Insight** (figure 7), qui présente les informations relatives à la violation en question. Ici, le principal avantage est que les objets pourront alors être sélectionnés. Vous pourrez également consulter leurs propriétés, sélectionner un objet ou effectuer un zoom afin d'examiner de plus près la violation.

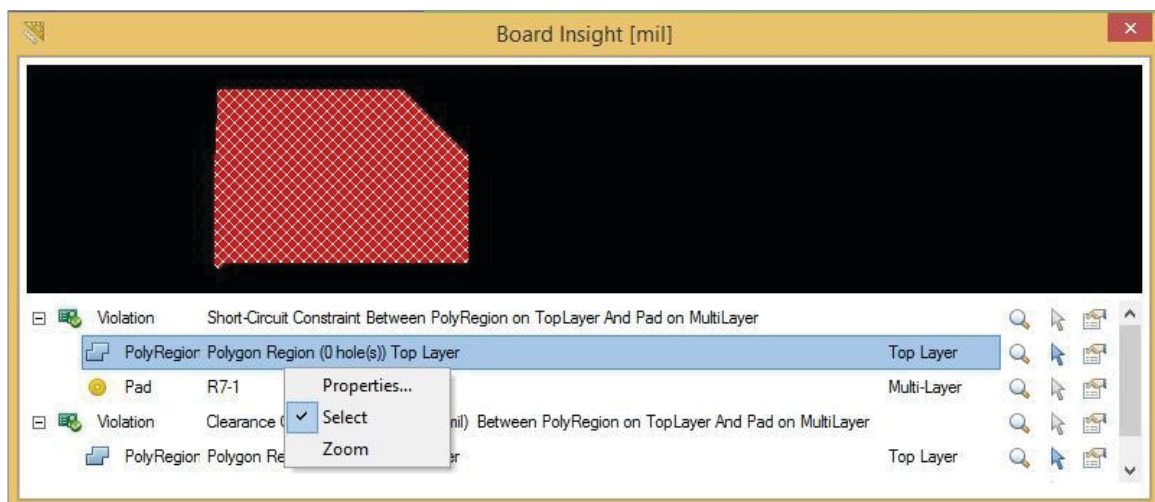


Figure 7

RESTEZ SUR LA BONNE VOIE GRÂCE À LA DÉTECTION DES ERREURS

Panneau PCB Rules and Violations

Il vous est également possible d'ouvrir le panneau **PCB Rules and Violations** (figure 8), qui vous présente les violations en temps réel. Ce panneau affiche ainsi l'ensemble des violations de la conception et vous permet d'accéder à la violation de votre choix en double-cliquant simplement sur celle-ci, puis en choisissant **Jump** (Accéder). Vous serez aussi en mesure de consulter les informations relatives à la violation ainsi que ses coordonnées X et Y, afin d'en savoir plus sur les violations et leur localisation. En outre, en sélectionnant une violation et en accédant à la fenêtre **Violation Details** (Détails de la violation), vous pourrez connaître la règle non respectée, indiquée dans la section **Violated Rule** (Règle non respectée), ce qui vous permettra de la consulter si nécessaire.

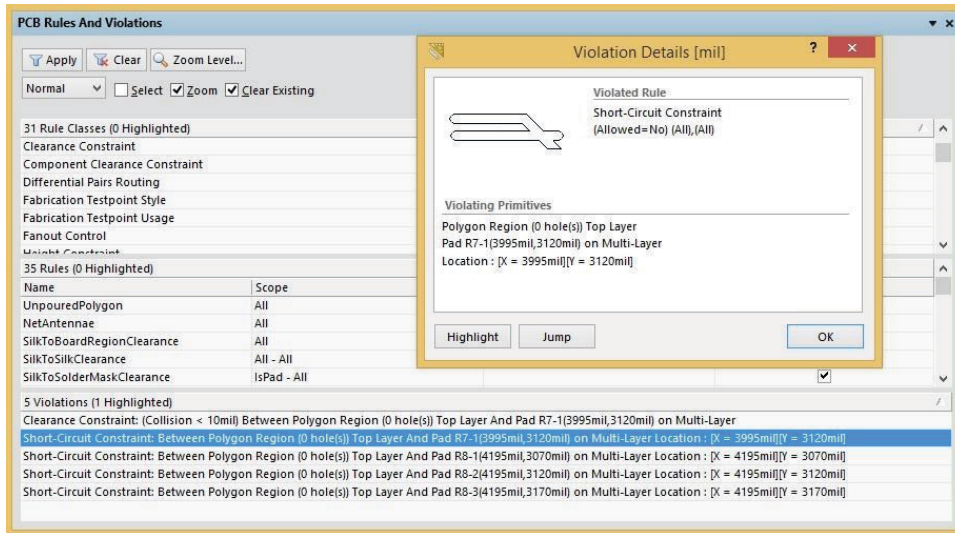


Figure 8

Règles binaires et unaires applicables

Si vous souhaitez examiner les règles qui s'appliquent à un ou plusieurs objets, vous pouvez utiliser le menu contextuel pour accéder aux **règles binaires applicables** (figure 9) ainsi qu'aux **règles unaires applicables** (figure 10). Si vous vous intéressez aux règles applicables à un objet ou un élément unique, vous devrez faire un clic droit et choisir **Applicable Unary Rules** (Règles unaires applicables) avant de sélectionner **Object** (Objet). À l'inverse, si vous souhaitez comparer les règles qui s'appliquent à deux objets ou éléments, vous devrez choisir **Applicable Binary Rules** (Règles binaires applicables), puis sélectionner **Both Objects** (Les deux objets).

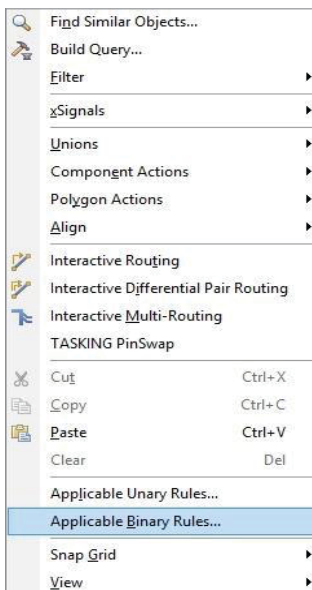


Figure 9

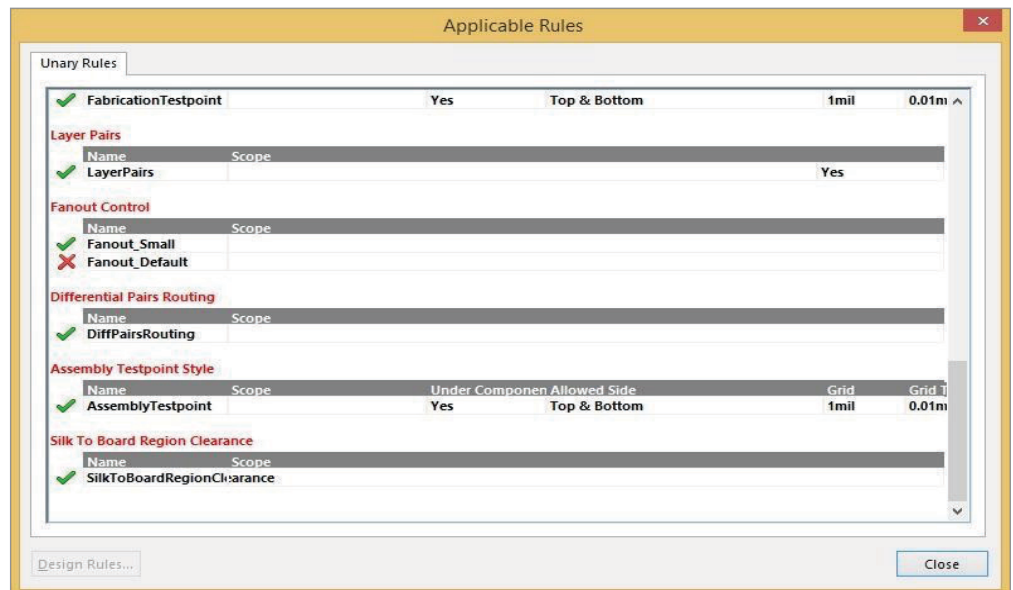


Figure 10

RESTEZ SUR LA BONNE VOIE GRÂCE À LA DÉTECTION DES ERREURS

Cette fonctionnalité présente un autre avantage : si une **coche verte** s'affiche en regard d'une règle applicable, vous saurez alors que cette règle est respectée. À l'inverse, si une **croix rouge** s'affiche, la règle a été enfreinte. En outre, veuillez noter qu'en présence de plusieurs règles applicables, la règle supérieure s'applique.

CONCLUSION

Si vous ne respectez pas le code de la route ou choisissez d'ignorer la signalisation sur l'autoroute, vous risquez bien de ne pas atteindre votre objectif, voire bien pire. Le système de règles d'Altium Designer vous permet d'atteindre votre objectif sans encombre. Ces outils vous aideront ainsi à rester sur la bonne voie afin de produire une conception de qualité dans les meilleures conditions possible. Les systèmes de détection des erreurs d'Altium Designer sont là pour vous guider sur la voie de la réussite, alors n'ignorez pas ces avertissements !

LIENS UTILES

Documents techniques Altium :

- **Règles de conception**
<https://techdocs.altium.com/display/ADOH/Design+Rules>
- **Vérification des règles de conception**
<https://techdocs.altium.com/display/ADOH/Design+Rule+Checking>
- **Affichage amélioré des violations DRC**
<https://techdocs.altium.com/display/ADOH/Enhanced+Display+of+DRC+Violations>
- **Règles applicables aux circuits imprimés et violations**
[https://techdocs.altium.com/display/ADRR/PCB_Pnl-PCBRulesAndViolations\(\(PCB+Rules+and+Violations\)\)_AD](https://techdocs.altium.com/display/ADRR/PCB_Pnl-PCBRulesAndViolations((PCB+Rules+and+Violations))_AD)
- **Règles unaires et binaires**
<https://techdocs.altium.com/display/ADOH/Unary+and+Binary+Rule+Types>
- **Règles unaires applicables**
[http://techdoc.altium.com/display/ADRR/PCB_Dlg-ApplicableUnaryRules\(\(Applicable+Unary+Rules\)\)_AD](http://techdoc.altium.com/display/ADRR/PCB_Dlg-ApplicableUnaryRules((Applicable+Unary+Rules))_AD)
- **Règles binaires applicables**
[http://techdoc.altium.com/display/ADRR/PCB_Dlg-ApplicableBinaryRulesDlg\(\(Applicable+Binary+Rules\)\)_AD](http://techdoc.altium.com/display/ADRR/PCB_Dlg-ApplicableBinaryRulesDlg((Applicable+Binary+Rules))_AD)